

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-303065

(43)公開日 平成6年(1994)10月28日

(51)IntCl.⁵

H 0 3 G 11/00

識別記号

庁内整理番号

F I

技術表示箇所

B 9067-5J

審査請求 未請求 請求項の数 3 O L (全 8 頁)

(21)出願番号 特願平5-90960

(22)出願日 平成5年(1993)4月19日

(71)出願人 000004226

日本電信電話株式会社

東京都千代田区内幸町一丁目1番6号

(72)発明者 中村 誠

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

(72)発明者 石原 昇

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

(74)代理人 弁理士 中村 純之助

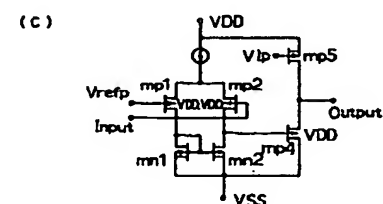
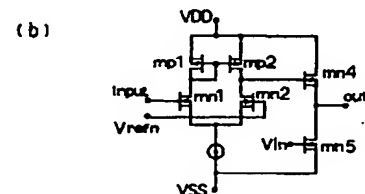
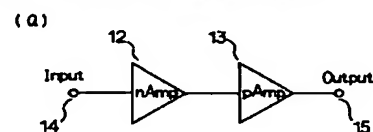
(54)【発明の名称】 リミッタ増幅器

(57)【要約】

【目的】 リミット出力の振幅変動ならびにレベル変動を抑えたリミッタ増幅器を提供する。

【構成】 第1の導電型の増幅器例えば12と、導電型を異にする第2の導電型の増幅器例えば13を縦続接続し、その出力の上限および下限をトランジスタの閾値でリミットする。

図1 本発明のリミッタ増幅器の1実施例



【特許請求の範囲】

【請求項1】リミッタ特性を有する増幅器において、第1の導電型の増幅器と、導電型を異にする第2の導電型の増幅器を縦続接続し、その出力の上限および下限をトランジスタの閾値でリミットすることを特徴とするリミッタ増幅器。

【請求項2】請求項1記載のリミッタ増幅器において、上記第1の導電型の増幅器は、第1の差動増幅器と第1の出力バッファからなり、上記第1の差動増幅器は、第1、第2のp型トランジスタをアクティブ負荷として備え、第1、第2のn型トランジスタのソースを共通とし、何れか一方のゲートを入力端子とし他方を基準電位端子とする構成を備え、上記第1の出力バッファは、上記第1または第2何れかのn型トランジスタのドレインにゲートを接続したドレイン接地の第3のn型トランジスタと、該第3のn型トランジスタのソースに接続した電流源の第4のn型トランジスタを備え、上記第3のn型トランジスタのソースを出力端子とする構成を備え、上記第2の導電型の増幅器は、第2の差動増幅器と第2の出力バッファからなり、上記第2の差動増幅器は、第5、第6のn型トランジスタをアクティブ負荷として備え、第3、第4のp型トランジスタのソースを共通とし、何れか一方のゲートを入力端子とし他方を基準電位端子とする構成を備え、上記第2の出力バッファは、上記第3または第4何れかのp型トランジスタのドレインにゲートを接続したドレイン接地の第5のp型トランジスタと上記第5のp型トランジスタのソースに接続した電流源の第6のp型トランジスタを備え、上記第5のp型トランジスタのソースを出力端子とする構成を備えることを特徴とするリミッタ増幅器。

【請求項3】請求項1または請求項2記載のリミッタ増幅器において、縦続関係にある増幅器の段間を第1の抵抗で接続し、後段の増幅器の出力端子と後段の増幅器の入力端子を第2の抵抗で接続することを特徴とするリミッタ増幅器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はリミット出力レベルの変動の小さなリミッタ増幅器に関する。

【0002】

【従来の技術】図6に従来の代表的なリミッタ増幅器の構成図を示した。1は増幅器、2は出力リミット用抵抗、3は入力端子、4は出力端子、5はドレイン側電源端子、6はソース側電源端子である。図7にリミッタ増幅器の代表的な入力信号電圧に対する出力信号電圧の関係を示した。7は従来のリミッタ増幅器の入出力特性、8は入力信号、9はリミッタ増幅器のリミット出力の下限値 V_l 、10はリミット出力の上限値 V_h 、11は入力信号の中心値である。従来のリミッタ増幅器における出力振幅をリミットする原理は、出力の上限は $I_r=0$ の

ときトランジスタの閾値により決定する V_h で、下限は抵抗 R_l とトランジスタの直流特性から決まる飽和電流 I_r によって決定する $V_l=V_{dd}-R_l \times I_r$ である。これにより図7に示すように出力振幅が $V_h \sim V_l$ に制限され、リミッタ増幅器として働く。しかしながら、 R_l 、 I_r はICの製造プロセスの影響を受ける。抵抗 R_l はその抵抗値のばらつきならびにシート抵抗、コンタクト抵抗の設計値からのずれにより変動する。一方、電流 I_r は増幅器の出力段の電流源トランジスタの直流特性により決定されるためそのトランジスタの閾値のばらつき、変動の影響をうける。このため従来のリミッタ増幅器においては上記の変動に対し、出力の下限レベルが大きく変動するという欠点を有している。

【0003】

【発明が解決しようとする課題】上記のように従来、リミッタ増幅器はその出力リミット特性に関して特にトランジスタの閾値変動、抵抗値のばらつき、電源電圧変動の依存性が大きく、その出力のレベル変動が次段の回路のリファレンスレベルに対し大きくずれてしまうと次段回路が機能動作しないという問題があった。本発明の目的は、以上の問題を解決しリミット出力の振幅変動ならびにレベル変動を抑えたりミッタ増幅器を提供することにある。

【0004】

【課題を解決するための手段】上記の目的を達成するため、本発明では、例えば図1(a)に示すように、第1の導電型の増幅器例えば12と、導電型を異にする第2の導電型の増幅器例えば13を縦続接続し、その出力の上限および下限をそれぞれ例えば図2(b)の22および21に示すようなトランジスタの閾値でリミットする。

【0005】ここで、上記第1の導電型の増幅器は、例えば図1(b)に示すように、第1の差動増幅器と第1の出力バッファから構成することとし、上記第1の差動増幅器は、第1、第2のp型トランジスタ $m p 1$ 、 $m p 2$ をアクティブ負荷として備え、第1、第2のn型トランジスタ $m n 1$ 、 $m n 2$ のソースを共通とし、何れか一方のゲートを入力端子とし他方を基準電位端子とする構成を備え、上記第1の出力バッファは、上記第1または第2何れかのn型トランジスタのドレインにゲートを接続したドレイン接地の第3のn型トランジスタ $m n 4$ と、該第3のn型トランジスタ $m n 4$ のソースに接続した電流源の第4のn型トランジスタ $m n 5$ を備え、上記第3のn型トランジスタ $m n 4$ のソースを出力端子とする構成を備え、また上記第2の導電型の増幅器は、例えば図1(c)に示すように、第2の差動増幅器と第2の出力バッファから構成することとし、上記第2の差動増幅器は、第5、第6のn型トランジスタ $m n 1$ 、 $m n 2$ をアクティブ負荷として備え、第3、第4のp型トランジスタ $m p 1$ 、 $m p 2$ のソースを共通とし、何れか一方

のゲートを入力端子とし他方を基準電位端子とする構成を備え、上記第2の出力バッファは、上記第3または第4何れかのp型トランジスタのドレインにゲートを接続したドレイン接地の第5のp型トランジスタmp4と上記第5のp型トランジスタmp4のソースに接続した電流源の第6のp型トランジスタmp5を備え、上記第5のp型トランジスタmp4のソースを出力端子とする構成を備えるようにすればよい。

【0006】この場合に、増幅器の接続について、例えば図3(a)に示すように、縦続関係にある増幅器例えば23、24の段間を第1の抵抗25で接続し、後段の増幅器例えば24の出力端子と後段の増幅器24の入力端子を第2の抵抗26で接続するようにすれば、前段の増幅器23以降の後段の利得を低い値で精度よく設定できるので好ましい。

【0007】

【作用】上記の構成によれば、リミッタ増幅器の出力リミットレベルはトランジスタ特性にのみ依存することとなり、したがって、出力レベルの変動を容易に小さくすることが可能となる。

【0008】

【実施例】図1に本発明のリミッタ増幅器の1実施例を示す。図1(a)はリミッタ増幅器の全体構成、図1(b)はnチャネル駆動型CMOS増幅器の回路構成、図1(c)はpチャネル駆動型CMOS増幅器の回路構成の例である。図中記号12はnチャネル駆動型CMOS増幅器、13はpチャネル駆動型CMOS増幅器、14は入力端子、15は出力端子である。CMOSリミッタ増幅器においてその出力のリミット特性を得るために上記のように従来の抵抗ではなく、上限、下限ともにトランジスタの閾値を用いる。このために図1に示す様に、nチャネル駆動のCMOS増幅器とpチャネル駆動のCMOS増幅器を縦続接続することにより、トランジスタの閾値によりリミッタ増幅器の出力の上限、下限を設定することが可能となる。

【0009】図2に詳細を説明する入出力特性の図を示した。図2(a)はnチャネル増幅器の入出力特性、図2(b)はpチャネル増幅器の入出力特性である。図中記号16はnチャネル増幅器の入出力特性、17はnチャネル増幅器の入力信号、18はnチャネル増幅器のリミット出力の上限値 V_{nh} 、19はpチャネル増幅器の入出力特性、20はpチャネル増幅器の入力信号、21はpチャネル増幅器のリミット出力の下限値 V_{pl} 、22はリミット出力の上限値 V_{ph} である。初段のnチャネル増幅器は入力信号 ΔV_{in} に対し、そのリミット出力レベルはトランジスタの閾値で決まる $0 \sim V_{nh}$ となる。これが次段の入力レベルとなり、pチャネル増幅器に入力される。pチャネル増幅器ではnチャネル増幅器の逆特性を持つため下限 V_{pl} がそのトランジスタ特性により決定される。上限 V_{ph} は

$$V_{ph} = V_{pl} + G_p \times V_{nh}$$

により決まる。ここで G_p はpチャネル増幅器の電圧利得である。従ってリミッタ増幅器のリミット出力は下限がpチャネル増幅器のトランジスタ特性により決まる V_{pl} となり、上限はnチャネル増幅器のトランジスタ特性とpチャネル増幅器の利得によって決まる V_{ph} となる。

【0010】さらに、図3は本発明の他の実施例を示す。図3(a)は全体構成で、図3(b)はnチャネル増幅器の回路構成、図3(c)はpチャネル増幅器の回路構成を示している。図中の記号は23はnチャネル増幅器、24はpチャネル増幅器、25、26は利得設定用抵抗、27は入力端子、28はリファレンス端子、29は出力端子である。図3(a)に示した全体構成においてnAmpはnチャネル増幅器でpAmpはpチャネル増幅器、R2、R3はpAmpの利得をほぼ1に低く設定するための抵抗である。R2とR3の抵抗を図示のように接続することによって、増幅器23から出力側をみた後段の利得を低い値で精度よく設定できる利点がある。図3(b)に示したnチャネル増幅器は、nチャネルトランジスタを駆動トランジスタとし、pチャネルトランジスタを負荷とした増幅器で出力バッファのnチャネルトランジスタmn4、mn5のゲートサイズによってその出力レベルを設定することが可能である。図3(c)に示したpチャネル増幅器は、pチャネルトランジスタを駆動トランジスタとし、nチャネルトランジスタを負荷とした増幅器で出力バッファのpチャネルトランジスタmp4、mp5のゲートサイズによってその出力レベルを設定することが可能である。また、pチャネル増幅器はリファレンスレベルをトランジスタmn5、mn6、mp7からなる内部電源回路により与えている。図3(b)、(c)のnチャネル、pチャネル増幅器を図3(a)のように縦続に接続することにより、第1に初段のnチャネル増幅器により入力信号は増幅され出力リミットされる。このときnチャネル増幅器のリミットされた出力レベルの上限はトランジスタ特性で決まる。第2に次段のpチャネル増幅器の出力レベルは、下限はトランジスタ特性により決まり、上限については下限値にnチャネル増幅器のリミット出力振幅をpチャネル増幅器の利得倍した値を加えた値になる。

【0011】図4は、図3に示した実施例の入出力特性例を示すものである。図4(a)はnチャネル増幅器の入出力特性、図4(b)はpチャネル増幅器の入出力特性、図4(c)はnチャネル増幅器の出力レベルがpチャネル増幅器の線形範囲にあるときのpチャネル増幅器の入出力特性、図4(d)はnチャネル増幅器の出力レベルがpチャネル増幅器の線形範囲を超えているときのpチャネル増幅器の入出力特性をそれぞれ示している。図中の記号30はnチャネル増幅器のトランスファ特性、31は入力信号、32はpチャネル増幅器のトランスファ特性、33はpチャネル増幅器の入力信号、34

は入力信号がpチャネル増幅器の線形範囲にあるときのpチャネル増幅器の入出力特性、35はpチャネル増幅器の線形範囲内にある入力信号、36は入力信号がpチャネル増幅器の線形範囲を超えているときのpチャネル増幅器の入出力特性、37はpチャネル増幅器の線形範囲を超えた入力信号である。nチャネル増幅器の出力レベルがpチャネル増幅器の線形範囲にあるときはすなわちnチャネル増幅器でリミットされた出力のレベルとその振幅を縦続に接続された次段のpチャネル増幅器によって変換することになる。このときnチャネル増幅器の出力レベル0~Vnhに対し、pチャネル増幅器のリミット出力レベルは、下限Vpl'はpチャネル増幅器の下限飽和出力レベルVplに対し

$$Vpl' = Vpl + Gp \times \Delta Vnh'$$

上限Vph'は

$$Vph' = Vpl' + Gp \times Vnh'$$

によって決まる値である。

【0012】このように、nチャネル増幅器の出力レベルがpチャネル増幅器の線形範囲にあるような使い方をすることにより、回路全体の入力振幅が小さいものに対しても回路全体の利得を大きくしようとしたときにも上限下限をリミットすることができる利点がある。nチャネル増幅器の出力レベルがpチャネル増幅器の線形範囲を超えているときは縦続接続された初段のnチャネル増幅器の出力レベル0~Vnhに対し、pチャネル増幅器のリミット出力レベルは下限Vpl'はトランジスタ特性によって決まるVplで、上限Vph'は

$$Vph' = Vpl' + Gp \times (Vnh - \Delta Vnh')$$

によって決まる値である。

【0013】図5は本発明のリミッタ増幅器の別の実施例を示すもので、第1にpチャネル型増幅器でリミットし、第2にnチャネル型増幅器で出力リミットをする場合である。図5(a)は全体構成で、図5(b)はpチャネル増幅器の入出力特性、図5(c)はpチャネル増幅器の入出力特性を示している。図中の記号は38はpチャネル増幅器、39はnチャネル増幅器、40は入力端子、41は出力端子である。さらに、記号42はpチャネル増幅器の入出力特性、43はpチャネル増幅器の入力信号、44はpチャネル増幅器のリミット出力の下限値Vpl、45は電源電圧値Vss、46はnチャネル増幅器の入出力特性、47はnチャネル増幅器の入力信号、48はnチャネル増幅器のリミット出力の下限値Vnl、49はリミット出力の上限値Vnhである。初段のpチャネル増幅器は入力信号 ΔVin に対し、そのリミット出力レベルはトランジスタの閾値と電源電圧で決まるVpl~Vssとなる。これが次段の入力レベルとなり、nチャネル増幅器に入力される。nチャネル増幅器ではpチャネル増幅器の逆特性を持つため上限Vnhがそのトランジスタ特性により決定される。下限Vnlは

$$Vnl = Vnh - Gn \times (Vss - Vpl)$$

により決まる。ここでGnはnチャネル増幅器の電圧利得である。したがってリミッタ増幅器のリミット出力は上限はpチャネル増幅器のトランジスタ特性とnチャネル増幅器の利得によって決まるVnhとなり、下限がnチャネル増幅器のトランジスタ特性により決まるVnlとなる。以上のとおり、本発明のリミッタ増幅器によれば、リミット出力レベルはトランジスタ特性によってのみ決まり従来構成に比べ製造ばらつきの影響を低減することが容易に実現できる。

【0014】

【発明の効果】以上説明したように本発明によるリミッタ増幅器により、トランジスタのサイズを選択することによりその閾値のみで増幅器のリミット出力振幅を決めることができるため、従来に比べリミット出力の振幅変動を低減でき、これにより各種通信装置の等化増幅部ならびにタイミング抽出部の高精度化に有効である。

【図面の簡単な説明】

【図1】本発明のリミッタ増幅器の1実施例図。

【図2】本発明のリミッタ増幅器の原理を示す図。

【図3】本発明のリミッタ増幅器の他の実施例図。

【図4】本発明のリミッタ増幅器の入出力特性例図。

【図5】本発明のリミッタ増幅器の別の実施例図。

【図6】従来のリミッタ増幅器の例図。

【図7】従来のリミッタ増幅器の入出力特性例図。

【符号の説明】

- | | |
|------------------------|------------------------|
| 1…増幅器 | 2…出力リミット用抵抗 |
| 3…入力端子 | 4…出力端子 |
| 5…ドレイン側電源端子 | 6…ソース側電源端子 |
| 7…従来のリミッタ増幅器の入出力特性 | 8…入力信号 |
| 9…リミッタ増幅器のリミット出力の下限値 | 10…リミット出力の上限値 |
| 11…入力信号の中心値 | 12…nチャネル駆動型CMOS増幅器 |
| 13…pチャネル駆動型CMOS増幅器 | 14…入力端子 |
| 15…出力端子 | 16…nチャネル増幅器の入出力特性 |
| 17…nチャネル増幅器の入力信号 | 18…nチャネル増幅器のリミット出力の上限値 |
| 19…pチャネル増幅器の入出力特性 | 20…pチャネル増幅器の入力信号 |
| 21…pチャネル増幅器のリミット出力の下限値 | 22…リミット出力の上限値 |
| 23…nチャネル増幅器 | 24…pチャネル増幅器 |
| 25、26…利得設定用抵抗 | 27…入力端子 |
| 28…リファレ | |

ンス端子
 29...出力端子
 器のトランスファ特性
 31...入力信号
 器のトランスファ特性
 33...pチャネル増幅器の入力信号
 34...入力信号がpチャネル増幅器の線形範囲にあるときのpチャネル増幅器の入出力特性
 35...pチャネル増幅器の線形範囲内にある入力信号
 36...入力信号がpチャネル増幅器の線形範囲を超えていたときのpチャネル増幅器の入出力特性
 37...pチャネル増幅器の線形範囲を超えた入力信号

【図2】

30...nチャネル増幅器
 32...pチャネル増幅器

【図4】

38...pチャネル増幅器
 40...入力端子
 42...pチャネル増幅器の入出力
 44...pチャネル増幅器の入力信号
 45...電源電圧値
 47...nチャネル増幅器の入力信号
 48...nチャネル増幅器のリミット出力の下限值
 49...リミット出力の上限値

【図5】

図2 本発明のリミット増幅器の原理

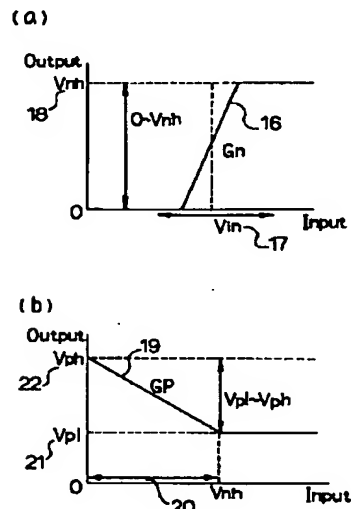


図4 本発明のリミット増幅器の入出力特性例

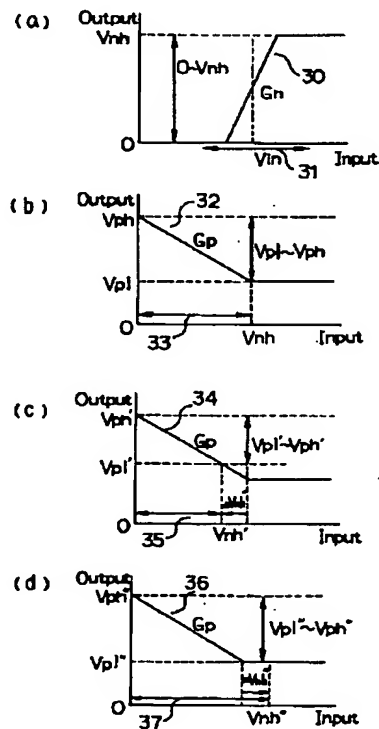
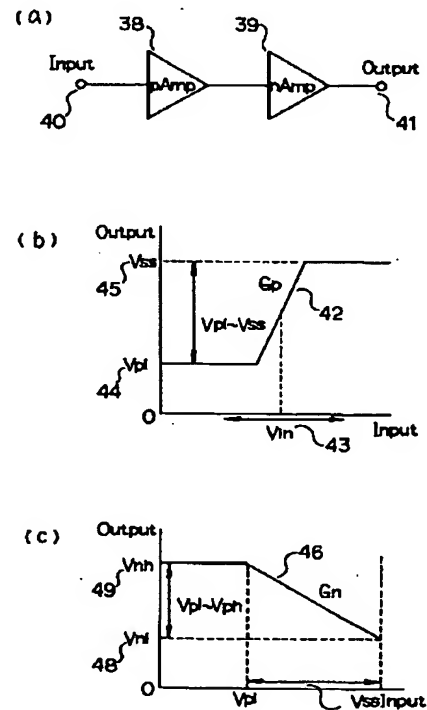


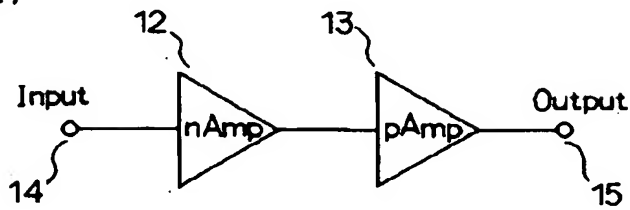
図5 本発明のリミット増幅器の別の実施例



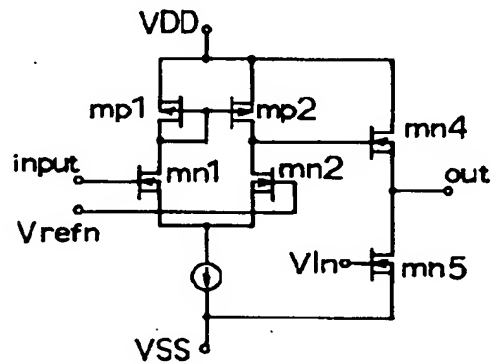
【図 1】

【図 1】 本発明のリミッタ増幅器の 1 実施例

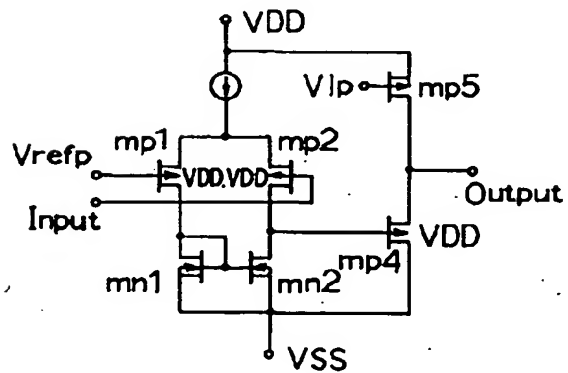
(a)



(b)

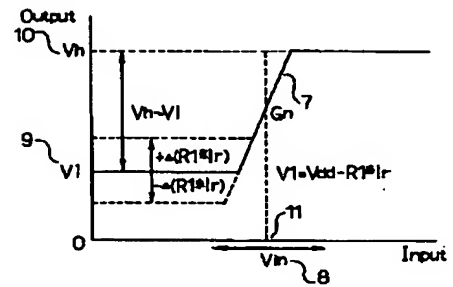


(c)



【図 7】

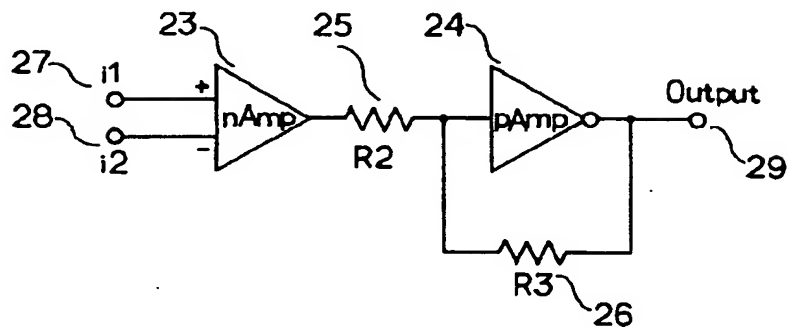
【図 7】 従来リミッタ増幅器の入出力特性



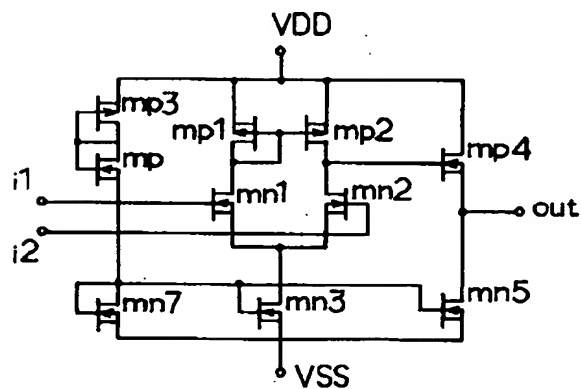
【図3】

図3 本発明のリミッタ増幅器の他の実施例

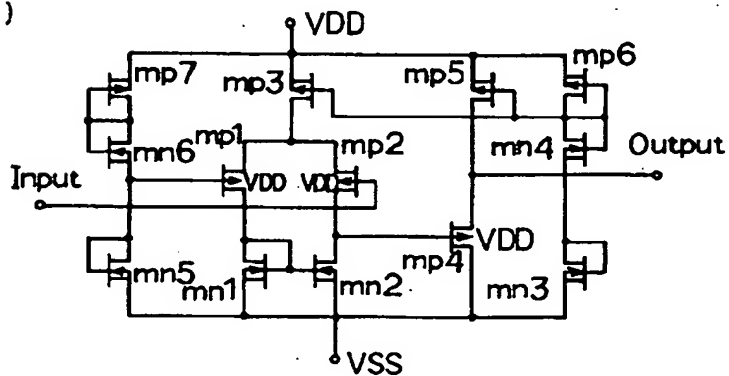
(a)



(b)



(c)



【図6】

図6 従来のリミッタ増幅器の例

